

10/080,041

4/14/02



日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office

出 願 年 月 日

Date of Application:

2001年 3月26日

出 願 番 号

Application Number:

特願2001-086639

ST.10/C]:

[JP2001-086639]

出 願 人

Applicant(s):

株式会社日立製作所

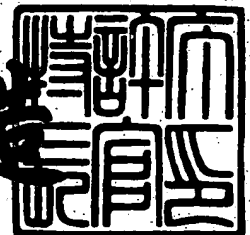
COPY OF PAPERS
ORIGINALLY FILED

CERTIFIED COPY OF
PRIORITY DOCUMENT

2002年 3月 1日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



【書類名】 特許願

【整理番号】 D01001861A

【あて先】 特許庁長官殿

【国際特許分類】 H01J 11/02

【発明者】

【住所又は居所】 神奈川県横浜市戸塚区吉田町292番地 株式会社日立
製作所生産技術研究所内

【氏名】 秋庭 豊

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社 日立製作所

【代理人】

【識別番号】 100075096

【弁理士】

【氏名又は名称】 作田 康夫

【手数料の表示】

【予納台帳番号】 013088

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 プラズマディスプレイパネルの駆動方法、駆動回路及び画像表示装置

【特許請求の範囲】

【請求項 1】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動方法であって、

サブフィールド毎にアドレス動作を行う第 1 のステップと、該アドレス結果に基づき表示のためのサステイン動作を行う第 2 のステップとを備え、

該第 2 のステップにおいて、該第 2 の表示電極に該第 1 の表示電極に印加される第 1 のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該アドレス電極と該第 1 の表示電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成したことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 2】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動方法であって、

サブフィールド毎にアドレス動作を行う第 1 のステップと、該アドレス結果に基づき表示のためのサステイン動作を行う第 2 のステップとを備え、

該第 2 のステップにおいて、該第 2 の表示電極に該第 1 の表示電極に印加される第 2 番目以降のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該第 1 の表示電極と該メタル電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成したことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 3】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動方法であって、

サブフィールド毎にアドレス動作を行う第 1 のステップと、該アドレス結果に基づき表示のためのサステイン動作を行う第 2 のステップとを備え、

該第 2 のステップにおいて、該第 1 の表示電極に該第 2 の表示電極に印加される第 1 番目のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該第 2 の表示電極と該メタル電極との放電後に発生した空間電荷を該第 1 の表示電極上に壁電荷として形成したことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 4】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動方法であって、

サブフィールド毎にアドレス動作を行う第 1 のステップと、該アドレス結果に基づき表示のためのサステイン動作を行う第 2 のステップとを備え、

該第 2 のステップにおいて、該第 1 の表示電極に該第 2 の表示電極に印加される第 2 番目以降のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該第 2 の表示電極と該メタル電極との放電後に発生した空間電荷を該第 1 の表示電極上に壁電荷として形成したことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 5】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動方法であって、

サブフィールド毎にアドレス動作を行う第 1 のステップと、該アドレス結果に基づき表示のためのサステイン動作を行う第 2 のステップとを備え、

該第 2 のステップにおいて、該第 2 の表示電極に該第 1 の表示電極に印加される第 1 のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該アドレス電極と該第 1 の表示電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成し、該第 1 の表示電極に該第 2 の表示電極に印加される第 1 番目のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該第 2 の表示電極と該メタル電極との放電後に発生した空間電荷を該第 1 の表示電極上に壁電荷として形成したことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 6】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動方法であって、

サブフィールド毎にアドレス動作を行う第 1 のステップと、該アドレス結果に基づき表示のためのサステイン動作を行う第 2 のステップとを備え、

該第 2 のステップにおいて、該第 2 の表示電極に該第 1 の表示電極に印加される第 1 のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該アドレス電極と該第 1 の表示電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成し、該第 2 の表示電極に該第 1 の表示電極に印加される第 2 番目以降のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該第 1 の表示電極と該メタル電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成したことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 7】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動方法であって、

サブフィールド毎にアドレス動作を行う第 1 のステップと、該アドレス結果に基づき表示のためのサステイン動作を行う第 2 のステップとを備え、

該第 2 のステップにおいて、該第 2 の表示電極に該第 1 の表示電極に印加される第 1 のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該アドレス電極と該第 1 の表示電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成し、該第 1 の表示電極に該第 2 の表示電極に印加される第 1 番目のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該第 2 の表示電極と該メタル電極との放電後に発生した空間電荷を該第 1 の表示電極上に壁電荷として形成し、該第 2 の表示電極に該第 1 の表示電極に印加される第 2 番目以降のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該第 1 の表示電極と該メタル電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成したことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 8】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動方法であって、

サブフィールド毎にアドレス動作を行う第 1 のステップと、該アドレス結果に基づき表示のためのサステイン動作を行う第 2 のステップとを備え、

該第 2 のステップにおいて、該第 2 の表示電極に該第 1 の表示電極に印加される第 1 のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該アドレス電極と該第 1 の表示電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成し、該第 1 の表示電極に該第 2 の表示電極に印加される第 1 番目のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該第 2 の表示電極と該メタル電極との放電後に発生した空間電荷を該第 1 の表示電極上に壁電荷として形成し、該第 2 の表示電極に該第 1 の表示電極に印加される第 2 番目以降のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該第 1 の表示電極と該メタル電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成し、該第 1 の表示電極に該第 2 の表示電極に印加される第 2 番目以降のサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該第 2 の表示電極と該メタル隔壁との放電後に発生した空間電荷を該第 1 の表示電極上に壁電荷として形成したことを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 9】

上記第 2 のステップにおいて、上記アドレス電極に、上記第 1 の表示電極に印加される第 1 のサステインパルス電圧の立ち上りよりも早い時刻に極性の異なる短パルス電圧を印加する請求項 1 から 8 のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【請求項 10】

上記第 2 のステップにおいて、上記第 1 の表示電極に印加されるサステインパルス電圧に略同期して上記アドレス電極に、該第 1 の表示電極に及ぼす該アドレス電極との容量の影響を低減するための極性の同じパルス電圧を印加する請求項 1 から 9 のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【請求項 11】

上記第 1 のステップにおいて、上記アドレス電極と上記第一の表示電極が同一平面上に形成され、画像信号に基づく該アドレス電極に対するアドレスパルス電圧と、該第 1 の表示電極に対するスキャンパルス電圧とを略同期して印加することにより、両電極上にあらかじめ形成された壁電荷を放電発光を伴わずに取り除いて非発光セルを選択する請求項 1 から 9 のいずれかに記載のプラズマディスプレイパネルの駆動方法。

【請求項 1 2】

上記第 2 のステップで、上記第 1、第 2 の表示電極のいずれか一方または両方に、それぞれに対応した第 1 番目のサステインパルス電圧を印加後、第 2 番目以降のサステインパルス電圧に該第 1 番目のサステインパルス電圧よりもパルス幅の狭いサステインパルス電圧を印加する請求項 1 から 8 に記載のプラズマディスプレイパネルの駆動方法。

【請求項 1 3】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動方法であって、

複数のサブフィールドが、それぞれ全書込みを行う第 1 のステップと、アドレス動作を行う第 2 のステップと、サステイン動作を行う第 3 のステップと、消去動作を行う第 4 ステップとを備え、

上記第 1 のステップでは、上記アドレス電極と上記第 1 の表示電極にそれぞれパルス電圧を印加して初期放電させて壁電荷を形成し、該パルス電圧を取り去った後に自己消去放電を発生させて上記アドレス電極と上記第 1 の表示電極にそれぞれ電圧を印加して壁電荷を形成し、

上記第 2 のステップでは、画像信号に基づく該アドレス電極に対するアドレスパルス電圧を該第 1 の表示電極に対するスキャンパルス電圧と略同期して印加し、上記壁電荷を放電発光を伴わずに取り除いて非発光セルを選択し、

上記第 3 のステップでは、上記壁電荷を形成して選択された発光セルに対して上記アドレス電極に対する短パルス電圧と上記第 1 の表示電極に対するサステインパルス電圧を印加して予備放電を発生させ、その後上記第 1 の表示電極と上記第 2 表示電極とに交互に印加されるサステインパルス電圧により、グランド接地

された上記メタル電極との初期放電を介して表示発光放電を繰り返し、最後のサステインパルス電圧を上記第 2 の表示電極に印加する、

上記第 4 のステップでは、上記第 1 の表示電極のみに、又は上記第 1 の表示電極と上記アドレス電極それぞれに細線短パルス電圧を印加し、上記メタル電極、上記アドレス電極、及び上記第 2 の表示電極との間に壁電荷を消去する放電を発生させることを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項 1 4】

上記第 1 のステップにおいて、上記アドレス電極と上記第 1 の表示電極それぞれに、初期放電により空間電荷を発生させる極性の異なる短パルス電圧と壁電荷を形成するための極性の異なる長パルス電圧を順に印加し、該長パルス電圧を取り去った後に自己消去放電を発生させ上記アドレス電極と上記第 1 の表示電極にそれぞれ電圧を印加して壁電荷を形成した請求項 1 3 に記載のプラズマディスプレイパネルの駆動方法。

【請求項 1 5】

上記第 1 のステップにおいて、上記アドレス電極と上記第 1 の表示電極それぞれに印加した電圧値の絶対値の和が、上記短パルス電圧の場合の方が上記長パルス電圧の場合よりも大きい請求項 1 4 に記載のプラズマディスプレイパネルの駆動方法。

【請求項 1 6】

上記複数のサブフィールドのうちの少なくとも一つが、上記第一のステップにおける上記短パルス電圧を用いて空間電荷を発生させ、該短パルス電圧を用いない残りのサブフィールドでは上記第 4 のステップの上記第 1 の表示電極のみに、又は上記第 1 の表示電極と上記アドレス電極それぞれに対して印加する上記細線短パルス電圧で発生する空間電荷を兼用させた請求項 1 4、1 5 に記載のプラズマディスプレイパネルの駆動方法。

【請求項 1 7】

上記第 3 のステップにおいて、上記第 1 の表示電極と上記第 2 表示電極とに交互に印加されるサステインパルス電圧により、グランド接地された上記メタル電極との初期放電を介して表示発光放電を繰り返す中で、

該第 2 の表示電極に該第 1 の表示電極に印加されるサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該アドレス電極又は該メタル電極と該第 1 の表示電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成し、

該第 1 の表示電極に該第 2 の表示電極に印加されるサステインパルス電圧と略同期した極性の異なるパルス電圧を印加し、該第 2 の表示電極と該メタル電極との放電後に発生した空間電荷を該第 1 の表示電極上に壁電荷として形成した請求項 1 3 から 1 6 に記載のプラズマプラズマディスプレイパネルの駆動方法。

【請求項 1 8】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動回路であって、

上記アドレス電極をアドレスパルス電圧で駆動する第 1 の駆動回路と、上記第 1 の表示電極を Y スキャンパルス電圧とサステインパルス電圧とで駆動する第 2 の駆動回路と、上記第 2 の表示電極をサステインパルス電圧で駆動する第 3 の駆動回路と、該第 1、該第 2、及び該第 3 の駆動回路を制御する制御回路とを備え

上記第 3 の駆動回路が、上記第 1 の表示電極に印加するサステインパルス電圧に略同期して該第 2 の表示電極に、上記第 1 の表示電極と上記メタル電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成させるためのパルス電圧を印加する構成を備えていることを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 1 9】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動回路であって、

上記アドレス電極をアドレスパルス電圧で駆動する第 1 の駆動回路と、上記第 1 の表示電極を Y スキャンパルス電圧とサステインパルス電圧とで駆動する第 2 の駆動回路と、上記第 2 の表示電極をサステインパルス電圧で駆動する第 3 の駆動回路と、該第 1、該第 2、及び該第 3 の駆動回路を制御する制御回路とを備え

上記第 2 の駆動回路が、上記第 2 の表示電極に印加するサステインパルス電圧に略同期して該第 1 の表示電極に、上記第 2 の表示電極と上記メタル電極との放電後に発生した空間電荷を該第 1 の表示電極上に壁電荷として形成させるためのパルス電圧を印加する構成を備えていることを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 2 0】

アドレス電極に交差状に形成される第 1、第 2 の表示電極間に、メタル電極を含む隔壁を設けたプラズマディスプレイパネルの駆動回路であって、

上記アドレス電極をアドレスパルス電圧で駆動する第 1 の駆動回路と、上記第 1 の表示電極を Y スキャンパルス電圧とサステインパルス電圧とで駆動する第 2 の駆動回路と、上記第 2 の表示電極をサステインパルス電圧で駆動する第 3 の駆動回路と、該第 1、該第 2、及び該第 3 の駆動回路を制御する制御回路とを備え

上記第 3 の駆動回路が、上記第 1 の表示電極に印加するサステインパルス電圧に略同期して該第 2 の表示電極に、上記第 1 の表示電極と上記メタル電極との放電後に発生した空間電荷を該第 2 の表示電極上に壁電荷として形成させるためのパルス電圧を印加し、

上記第 2 の駆動回路が、上記第 2 の表示電極に印加するサステインパルス電圧に略同期して該第 1 の表示電極に、上記第 2 の表示電極と上記メタル電極との放電後に発生した空間電荷を該第 1 の表示電極上に壁電荷として形成させるためのパルス電圧を印加する構成を備えていることを特徴とするプラズマディスプレイパネルの駆動回路。

【請求項 2 1】

上記第 1 の駆動回路が、上記第 1 の表示電極に印加されるサステインパルス電圧に略同期して上記アドレス電極に、該アドレス電極と該第 1 の表示電極の間の容量の影響を低減するためのパルス電圧を印加する構成を備える請求項 1 8 から 2 0 のいずれかに記載のプラズマディスプレイパネルの駆動回路。

【請求項 2 2】

アドレス電極（A 電極）に交差し互いに略平行な部分を有する第 1、第 2 の表

示電極（Y電極、X電極）間に、メタル電極を有する隔壁を格子状に設けたプラズマディスプレイパネルと、請求項18から21のいずれかに記載の駆動回路と、を備えたことを特徴とする画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、プラズマディスプレイパネルの駆動技術に関する。

【0002】

【従来の技術】

例えば、従来の3電極式のAC型プラズマディスプレイ装置においては、パネル構造として、アドレス用の電極（アドレス電極）と、同一平面内に配された表示放電用の2種類の表示電極（X電極、Y電極）とをそれぞれ、互いに対向した別の基板上に配した構成とされ、画像表示のための駆動は、該2種類の表示電極（X電極、Y電極）に初期化用パルスを印加してセルの初期化を行った後、アドレス電極と一方の表示電極（Y電極）とにそれぞれ、画像信号に基づくアドレスパルスとスキャンパルスを印加して該画像信号に対応したアドレスを行い、その後、2種類の表示電極（X電極、Y電極）に交互にサステインパルスを印加し該両表示電極間で放電を持続させる表示放電を行うようになっている。

【0003】

【発明が解決しようとする課題】

本発明の課題は、従来技術では困難と考えられる輝度、発光効率の飛躍的な向上を提供することである。更には、画質を向上させるため、コントラストの向上を提供することにある。

記従来技術においては、同一平面内に配した上記2種類の表示電極（X電極、Y電極）間で面放電を行う構成のため、十分な発光効率や輝度が得られない。上記した輝度を上げるためにはサステインパルスの電圧を高める必要があり、付随的に消費電力の増大につながる。一方、発光効率を向上させるためにはサステイン電圧を下げて累積した空間電荷を減少させる必要があり、輝度向上とは相反する関係にある。従って、具体的課題はサステイン電圧を上昇させずに輝度、発光

効率を同時に向上させることにある。特に、アドレス電極と表示電極との電極間容量が大きい場合、サステイン電圧の上昇を招くため消費電力の増大にもつながりる。

コントラストの低下は、サブフィールド毎に行われる全書込み期間での放電発光が主要因である。具体的な課題は放電発光させず、或いは放電発光回数を減少させて全書込みを実現することにある。

以上から、本発明の課題は、かかる従来技術の状況に鑑み、(1) 所定のサステイン電圧を印加しても発光効率と輝度を同時に向上できること、(2) 全書込みで発光放電を発生させずに、コントラストを向上できること、(3) 電極間容量が影響しにくい駆動によりサステイン電圧を低減できること、等である。

【0004】

本発明の目的は、かかる課題を解決できる技術を提供することにある。

【0005】

【課題を解決するための手段】

上記課題を解決するために、本発明では以下の手段を提供する。

(1) まず、第一の課題である発光効率と輝度を同時に向上させる手段を取り上げる。

サステイン電圧の増加により放電エネルギーが増加し、セル内の電離気体が増加する。このため電界強度が低下して放電効率、即ち発光効率 η が低下している。セル内の電離気体を減少させるためには、放電時に発生する電離気体(移動電荷量 Q_c)そのものを減少させる、或は電離気体(移動電荷量 Q_c)を壁電荷 Q_w ($Q_c = 2Q_w = 2(Q_{w+} + Q_{w-})$)に変換させて減少させる方法が必要になる。

前者の場合、電離気体は放電時の電気エネルギー(CV^2)に比例し、例えばサステイン電圧 $|V_{sus}|$ を減少させることにより減少する。一方、サステイン電圧 $|V_{sus}|$ は、AC型PDPの駆動上、壁電圧 V_w を含めた電圧($|V_{sus}| + V_w$)が放電を維持するための電圧(放電維持電圧)よりも大きいことが必要である。従って、電極構造により支配される放電維持電圧一定の基では、サステイン電圧 $|V_{sus}|$ を減少させるためには減少させる分だけ壁電圧 V_w を増加さ

せる必要がある。この壁電圧 V_w は、通常壁電荷 $Q_w (=C_0 \cdot |V_{sus}|)$ により形成される。壁電圧 V_w 、壁電荷 Q_w を増加させるためにはサステイン電圧 $|V_{sus}|$ に加え、壁電荷 Q_w を増加させるための電圧 V_{n1} が新たに必要になる。この電圧 V_{n1} は放電時の電気エネルギーに影響を与えないことが前提条件である。解決すべき課題は、この前提条件の基で壁電荷 Q_w を $C_0 \cdot (|V_{sus}| + V_{n1})$ 、壁電圧 V_w を $(|V_{sus}| + V_{n1})$ にする手段を提供することである。

もうひとつの後者の場合、問題になるのは電離気体が多すぎる場合である。発光効率を低下させずに電離気体を取り除く、或いは減少させる解決手段は、中和などにより損失とするのではなく、壁電荷 Q_w へ変換（電離エネルギーの蓄積）して再利用することが必要である。壁電荷 Q_w は、通常 $Q_w (=C_0 \cdot |V_{sus}|)$ により形成される。即ち、サステイン電圧 $|V_{sus}|$ を最大値とする壁電圧 V_w が形成されている。従って、壁電荷 Q_w を更に形成するためには、サステイン電圧 $|V_{sus}|$ に加え、壁電荷 Q_w を増加させるための電圧 V_{n2} が新たに必要になる。この電圧 V_{n2} は放電時の電気エネルギー (CV^2) に影響を与えないことが前提条件である。解決すべき課題は、この前提条件の基で壁電荷 Q_w を $C_0 \cdot (|V_{sus}| + V_{n2})$ 、壁電圧 V_w を $(|V_{sus}| + V_{n2})$ にする手段を提供することである。

具体的な解決手段は、新構造 PDP の電極構造に起因する駆動方法、新たに導入した電圧 V_{n1} 、 V_{n2} 、及び放電時の電気エネルギーに影響を与えない前提条件により、提供される。

後述する図 2、図 3、及び図 8 に示すように、I 字型や逆 U 字型の放電路をもつ電極構造は、従来構造と異なり第一の表示電極（Y 電極）－第二の表示電極（X 電極）間にメタル隔壁（メタル電極：M 電極）が存在する。表示発光期間での駆動方法は、X、Y 電極に負のサステインパルス電圧 $|V_{sus}|$ を交互に印加し M 電極は常時グランド接地のアノード駆動になる。サステイン電圧 $|V_{sus}|$ は、X、Y 電極の一方と M 電極の間、即ち X-M、Y-M 間に印加されるため、対向する表示電極の一方は放電時のエネルギーに直接寄与しない。従来構造では X-Y 電極間に直接印加されるため放電エネルギーに影響を与えてしまう点が基本

的に異なる。上記した I 字型や逆 U 字型の放電路をもつ電極構造では、放電後の壁電荷 Q_w を形成するために用いる電圧 V_{n1} を、アノード駆動の対向電極に正のパルス電圧として印加することにより、負電荷 Q_{w-} 、負電圧 V_w を更に増加させることができる。極性が反転した時壁電圧 V_w は $(|V_{sus}| + V_{n1})$ に増加するため、サステイン電圧 $|V_{sus}|$ を増加分だけ減少させることができる。更に、安定放電を維持しながらサステイン電圧 $|V_{sus}|$ を大幅に減少できることから、電圧 V_{n1} によりサステイン電圧の動作マージンを広くする効果も得られる。

この時、電圧 V_{n1} は放電により発生した電離気体を同時に壁電荷 Q_w に変換するため、新たな電圧 V_{n2} の特性も兼ね備えている。従って、電圧 V_{n1} と電圧 V_{n2} は同一のパルス電圧で与えることができる。

以上から、新たに導入した電圧 V_n ($V_{n1} = V_{n2} = V_n$) は、サステイン電圧 $|V_{sus}|$ を減少させ、かつ同時に電離気体（放電エネルギー）を壁電荷に変換させ中和によるロスを減少させる手段を提供できる。

即ち、例えば後述する図 7、図 9 に示すように、該第 2 の表示電極（X 電極）に該第 1 の表示電極（Y 電極）に印加されるサステインパルス電圧と略同期した極性の異なるパルス電圧 V_{x1} 、又は V_{x1} と V_{x3} を印加し、該アドレス電極（A 電極）又は該メタル電極（M 電極）と該第 1 の表示電極（Y 電極）との放電後に発生した空間電荷を該第 2 の表示電極（X 電極）上に壁電荷として形成し、該第 1 の表示電極（Y 電極）に該第 2 の表示電極（X 電極）に印加されるサステインパルス電圧と略同期した極性の異なるパルス電圧 V_{y5} 、又は V_{y5} と V_{y8} を印加し、該第 2 の表示電極（X 電極）と該メタル電極（M 電極）との放電後に発生した空間電荷を該第 1 の表示電極（Y 電極）上に壁電荷として形成させる駆動方法により実現できる。

これにより、X、Y 電極に対して印加されるサステイン電圧を減少させ、かつセル内の電離気体（放電エネルギー）を壁電荷として用いることにより、適正な移動電荷量 Q_c の基で電界強度を低下させることなく放電効率、即ち発光効率 η を増加させる。同時に、壁電荷で形成された壁電圧 V_w がサステイン電圧 $|V_{sus}|$ に加わることにより、高輝度 B も維持できている。

図 2、図 3 に示す I 字型の放電路をもつ PDP の場合、X、Y の電極構造の非対称性から放電時の壁電荷 Q_w (壁電圧 V_w) の発生量が基本的に異なる。これを調整するため、サステイン電圧 $|V_{sus}|$ を低減するための電圧 V_n として、後述する図 1 に示すように第 2 の表示電極である X 電極に対してのみに V_{x1} 、 V_{x3} として用いている。即ち、X 電極は、平面電極であり電極面積 S が大きく、Y 電極よりも電界の集中度合いが通常小さい。一定の壁電圧 V_w を発生させるために必要な壁電荷 Q_w は、駆動条件のバランスから通常 X 電極側でより多く必要になるためである。

一方、図 8 に示す逆 U 字路の放電路をもつ PDP の場合、X、Y の電極構造の対称性から、放電時の壁電荷 Q_w の発生量は通常等しくなる。従って、サステイン電圧 $|V_{sus}|$ を低減するために用いる電圧 V_n は、X 電極に対して正のパルス電圧 V_{x1} 、又は V_{x1} と V_{x3} を、Y 電極に対して正のパルス電圧 V_{y5} 、又は V_{y5} と V_{y8} をそれぞれ用いて壁電圧 V_w のバランスをとっている。

(2) 次に、図 2、図 3、及び図 8 に示す電極構造において、サブフィールド波形を構成する全書き込み、アドレス、サステイン、及び消去からなる 4 つの基本的な期間に対して、(1) コントラスト向上と消費電力低減、(2) 低電圧アドレス駆動、(3) 電極間容量の依存性を低減した駆動とサステイン電圧低減、の手段を取り上げる。

【0006】

全書き込み期間は、比較的長いパルス幅 ($10 \mu\text{sec}$ 以上) をもつ正負のパルス電圧をそれぞれ Y、A 電極間に印加し、初期放電を発生させる。放電後、A-Y 電極間に形成される壁電荷 Q_w 、壁電圧 V_w により、電圧を取り去ったパルス休止期間： $1.0 \mu\text{sec}$ 以内に自己消去放電を発生させる。そして、A、Y のクロス電極にそれぞれバイアス電圧 V_A 、 V_Y を印加し、正負の荷電粒子を全セルに対して壁電荷 Q_w (壁電圧 V_w) として形成させて、全書き込みを終了する。この場合、全書き込み期間の初期放電は、最初のサブフィールド波形以外は、毎回発生させる必要はない。後述する消去期間の直後に全書き込み期間の正負のパルス電圧を設定することにより、細線パルスで発生した荷電粒子を利用することができ、初期放電させることなく自己消去放電に必要な壁電荷 Q_w (壁電圧 V_w)

w) を形成させることができる。これにより、全書き込みの初期放電が最初のサブフィールドの一回のみとできるため、コントラストを大幅に向上させることができる。

アドレス期間は、全書き込み期間で形成した壁電荷 Q_w を A、Y 電極間で消去して消灯セルを選択する壁電荷を消去する方法を用いる。クロス電極で同一平面上に形成された壁電荷 Q_w は、放電電圧（点灯電圧）よりも低い印加電圧で消去することができる。即ち、放電電流によらず、表面の絶縁抵抗を介した表面電流により壁電荷を消去している。放電による発光を伴わないため消灯セルのコントラストの向上に大きく寄与する。また、図 2、図 3、及び図 8 に示す A-Y 電極間容量を大幅に減少させることにより、電極間ギャップが短く、かつ同一面内で電荷を消去できる電極構造をもつため、本質的に低電圧アドレスに加え高速アドレスが得られる。

サステイン期間は、点灯セルが壁電荷で選択された Y 電極から負のサステイン電圧 $|V_{sus}|$ を印加して繰り返し放電を開始する。前述したように、放電の安定性を確保するため、A 電極に正の短パルス（パルス幅：1.0 μsec 以下）を印加し、A-Y 電極間で予備放電を発生させて X-Y 電極間の表示放電に移行させている。この時、メタル隔壁（メタル電極）をグランド接地のアノード駆動とし、高輝度・高発光効率を与える狭パルス放電を実現している。特に、最初の第 1 パルス、または第 2 パルスは放電の安定性からパルス幅を長くして、壁電荷 Q_w （壁電荷 V_w ）を確保している。X-Y 電極間の繰り返し放電時は、X、Y 電極での放電開始時に M 電極との間で初期放電（予備放電）を発生させ、それぞれ対向電極となる Y、X 電極へ高電界を維持しながら放電を進展させている。

また、A 電極とクロス電極を形成する Y 電極へのパルス電圧に対して A-Y 電極間容量 C_{ay} による立ち上がり波形の歪みを取り除くため、A 電極に対して Y 電極のパルス電圧と同相で振幅が半分以下のパルス電圧を印加している。

更に、次の消去期間で用いる負の細線パルスでの放電条件を満足させるため、繰り返し放電の最後のサステインパルス電圧を X 電極に印加して負の壁電荷（壁電圧）を形成している。

消去期間は、基本的に Y 電極に負の細線パルスを実加し繰り返し放電時の M 電

極との初期放電のみを発生させ、荷電粒子を中和させている。これにより、Y、M、及び近傍に配置されたA電極上の電荷が消去される。

一方、消去期間の荷電粒子（電離気体）を中和させずにコントラストの向上のために再利用する場合もある。即ち、前述したように細線パルスで発生した初期放電を、その後にくるサブフィールドの全書き込み期間で印加するA-Y両電極のパルス電圧による初期放電と兼用させる。細線パルス電圧とA-Y両電極のパルス電圧との時間間隔を $50\mu\text{sec}$ 以内にするにより、細線パルスによる放電で発生した荷電粒子を中和させずにA、Y両電極上に壁電荷として形成することができる。壁電荷を効率よく形成するためには、時間間隔を出来るだけ狭める方がよい。これにより、サブフィールド毎に全書き込みにおける初期放電を発生させる必要がなくなるため、黒表示の輝度が低下し暗室コントラストの大幅な向上を実現する。当然ながら、複数のサブフィールドのうち少なくとも一つのサブフィールドで第1回目の初期放電は必要になる。この放電を発生させるため、上記した第1回目のA-Y両電極のパルス電圧（両電極に印加されるパルス電圧の絶対値の和）を増加させる、又は第1回目のA-Y両電極のパルス電圧を印加する前に放電条件を満足するA-Y両電極の短パルス電圧（細線パルス電圧）を別途印加しておく必要がある。即ち、例えば複数のサブフィールドのうち少なくとも一つのサブフィールドの全書き込み期間において、上記アドレス電極（A電極）と上記第1の表示電極（Y電極）それぞれに、初期放電により空間電荷を発生させる極性の異なる短パルス電圧と壁電荷を形成するための極性の異なる長パルス電圧を順に印加し、該長パルス電圧を取り去った後に自己消去放電を発生させ上記アドレス電極（A電極）と上記第1の表示電極（Y電極）にそれぞれ電圧を印加して壁電荷を形成させる駆動方法により実現できる。

以上から、全書き込み期間では、複数のサブフィールドのうち少なくとも一つのサブフィールドを除いて消去期間と連携させることにより初期放電を発生させずに自己消去放電のみを用てコントラストを向上させることができる。アドレス期間では、壁電荷を消去する方法を用いて消灯セルを選択し、A、Y電極が同一平面上に形成された構造を活して放電電流に代わり放電発光を伴わない表面電流を用いることにより、低電圧アドレスで高速アドレスが得られ、更に消灯セルの

コントラスト向上を実現している。サステイン期間では、前記したようにA電極に正の短パルスを用い、表示発光放電の安定性（動作マージン）を向上させている。更に、メタル隔壁（メタル電極）をグランド接地のアノード駆動とし、高輝度・高発光効率を与える長ギャップによる狭パルス放電を実現している。

【0007】

【発明の実施の形態】

以下、本発明の実施例につき、図面を用いて説明する。

【0008】

図1～図6は本発明の第1の実施例の説明図である。

【0009】

図1は駆動波形図、図2はプラズマディスプレイパネルの構成の斜視図、図3は該パネルの断面図、図4はプラズマディスプレイパネルを備えた画像表示装置の構成例図、図5は表示放電の原理説明図、図6は静止画表示でのアドレス電圧とサステイン電圧との動作マージンの特性例を示す図である。

【0010】

本実施例は、新規な駆動波形を用いてパネル駆動を行う場合の例である。

【0011】

図2において、1はアドレスを行うためのアドレス電極、2は該アドレス電極1に略直角に交差するように設けられ表示を行うための第1の表示電極（Y電極）、3aは、該第1の表示電極2とともに表示を行うための第2の表示電極（X電極）のうち、光透過性部材で平板状に形成された平面電極、3bは該平面電極3aと同様、該第1の表示電極2とともに表示を行うための第2の表示電極（X電極）であって、そのうち該第1の表示電極2に略平行な部分を有するように構成されたいわゆるバス電極、15は、該第1の表示電極（Y電極）平面と該第2の表示電極（X電極）平面との間に設けられ格子状の構成を有する隔壁、4は該隔壁中に設けられたメタル電極、5は背面ガラス基板、6は前面ガラス基板、8、9、10、14は誘電体層、11は蛍光体層、7、12はMgO膜、 Y_2O_3 膜、または RuO_2 膜などを用いた保護層、13はNe-Xe6%などの発光用ガスを封入した表示セル部である。上記アドレス電極1、第1の表示電極（Y電

極) 2、第 2 の表示電極 (X 電極) 3 a、3 b はそれぞれ、正負または零ボルトの電圧を印加できるようにしてあり、上記メタル電極 4 はゼロ電位に接地されている。

【0 0 1 2】

図 3 は図 2 の構成における矢印部分の断面構成を示す。R (赤) 光用の表示セル部 1 3 に表示放電が発生したときの紫外線と可視光線の状態を示す。隔壁 1 5 は、表示セル部 1 3 の開口率を減少させないようにメタル電極 4 が第 2 の表示電極のバス電極 3 b に略対向した位置に配され、その中間部に表示セル部 1 3 が形成される。第 1 の表示電極 (Y 電極) 2 は該表示セル部 1 3 の略中央部に対向した位置に配される。本構成の場合、該メタル電極 4 は複数のメタルシートから構成され、表面に誘電体膜 1 0 が形成され、さらに表示セル部 1 3 側の表面には R 光に対応した蛍光体が設けられている。隔壁を隔てた隣接の表示セル部にはそれぞれ、B (青) 光と G (緑) 光に対応した蛍光体が設けられ、それぞれ B 光用の表示セル部と G 光用の表示セル部を形成している。

【0 0 1 3】

かかる構成において、アドレス (書き込み) 動作は上記したクロス電極構造をとるアドレス電極 1 と上記第 1 の表示電極 (Y 電極) 2 にそれぞれ電圧を印加することにより行い、表示動作は上記第 1 の表示電極 (Y 電極) 2、第 2 の表示電極 (X 電極) に交互に負のパルス電圧を印加することにより行う。このとき、メタル電極 4 は常時グランド接地のアノード駆動であり、X、Y 電極間が長ギャップにも関わらず短ギャップを形成し低電圧で高電界を発生させている。実効的には、X、Y、A の 3 電極駆動になる。

【0 0 1 4】

図 1 に、本発明の第 1 の実施例として、上記図 2、図 3 に示すプラズマディスプレイパネルを AC 型駆動する場合の駆動技術の例を示す。駆動波形としては、1 サブフィールド期間内におけるアドレス電極 (A 電極) の駆動電圧波形と 2 つの表示電極 (X、Y 電極) の駆動電圧波形とを示す。図 1 において、 V_a は上記アドレス電極に印加する駆動電圧、 V_y は第 1 の表示電極に印加する駆動電圧、 V_x は第 2 の表示電極に印加する駆動電圧、 V_M はメタル電極 (M 電極) の電圧

である。本第 1 の実施例は、1 サブフィールド期間に、A と Y の全セル電極に対し壁電荷を形成するための全書込み期間（（A））と、画像信号に基づき該壁電荷の状態を変えて点灯させる表示セル部を選択する（＝アドレスする）アドレス期間（（B））と、該選択状況（アドレス結果）に従って表示セル部を発光させる表示期間（（C））と、細線パルス電圧の放電により各電極上の電荷を取り除く消去期間（（D））とを有する例である。本第 1 の実施例では、上記メタル電極 M は常時グランド接地とし電圧 V_M は 0 v とする。

【 0 0 1 5 】

（A）全書込み期間では、（1）上記アドレス電極にパルス電圧 V_{a1} を印加するとともに上記第 1 の表示電極にパルス電圧 V_{y1} を印加して初期放電を発生させ、（2）該初期放電後、上記アドレス電極、上記第 1 の表示電極の電圧をゼロにして自己消去放電させ、（3）該自己消去放電後、上記アドレス電極にパルス電圧 V_{a2} を印加するとともに、上記第 1 の表示電極にパルス電圧 V_{y2} を印加して壁電荷を形成する（全セルへの書込みをする）。

【 0 0 1 6 】

（B）アドレス期間では、

（1）上記書込み期間に続き上記アドレス電極にパルス電圧 V_{a2} を印加し、かつ、上記第 1 の表示電極にパルス電圧 V_{y2} を印加して、壁電荷を維持し（2）画像信号に基づきアドレスパルス電圧 V_{a3} を、上記第 1 の表示電極に対する Y スキャン動作との組合せにより上記壁電荷を消去するようにアドレス電極に印加して、表示セル（又は非表示セル）を放電発光を伴わずに選択し（アドレスし）、（3）その後、上記アドレス電極にパルス電圧 V_{a4} を印加するとともに、上記第 1 の表示電極にパルス電圧 V_{y5} を印加して再び壁電荷の状態を保持させる。放電発光させないため低い電圧でアドレスができ、同時にパルス幅も低減できるため、低電圧アドレスと高速アドレスを同時に実現している。上記（2）においては、アドレスパルス電圧 V_{a3} の印加により壁電荷を消去して、消灯セル、すなわち表示期間にサステインパルスで発光させないセルを選択するアドレスを行っている。

【 0 0 1 7 】

(C) 表示期間では、

(1) 上記アドレス電極に、放電の安定性を確保するための予備放電（初期放電）用の正の短パルス電圧 V_{a5} を印加し、上記第1の表示電極には表示放電のための負のサステインパルス電圧 V_{y4} ($=V_{sus}$) を、また、第2の表示電極には壁電荷、壁電圧を形成させてサステインパルス電圧を低減するための正のパルス電圧 V_{x1} を略同期させて印加する。上記パルス電圧 V_{a5} のパルス幅としては $1.0 \mu s$ 以下とし、予備放電を発生した後は上記第1の表示電極 ($V_{y4} = V_{sus}$) とメタル電極 ($V_M = 0$) との放電に移行し、対向電極の上記第2の表示電極 (V_{x1}) に壁電荷が形成される。(2) その後、上記第2の表示電極に負のサステインパルス電圧 V_{x2} ($=V_{sus}$) を印加するとともに、第1の表示電極には、正のパルス電圧 V_{y5} を、該サステインパルス電圧 V_{x2} に略同期させて印加する。(3) さらにその後、上記第1の表示電極に表示放電のための負のサステインパルス電圧 V_{y6} を、また、第2の表示電極には、壁電荷、壁電圧を増大させてサステインパルス電圧を低減する正のパルス電圧 V_{x3} を、該サステインパルス電圧 V_{y6} に略同期させて印加する。この時同時に、上記アドレス電極には、図2、図3に示したA、Y電極のクロス構造により増大する電極間容量の影響を緩和させるため、同相のパルス電圧を印加している。即ち、Y電極に印加されるサステイン電圧 V_{y6} の波形歪みを減少させ、 V_{y6} の低電圧化や短パルス化を実現している。後述する図8の電極構造では、Y電極に加えてX電極もクロス構造をとるため、それぞれの電圧 V_{y6} 、 V_{x4} に略同期させた同相のアドレスパルス電圧を印加させる必要がある。(4) さらにその後は、上記した V_{y6} と V_{x4} のサステインパルス電圧をY、X電極に交互に印加して表示発光放電を繰り返す。この時、 V_{x3} は壁電荷、壁電圧を形成するため V_{y6} に略同期して印加されている。

【0018】

(D) 消去期間では、

(2) 上記第1の表示電極に、メタル電極との初期放電を発生させアドレス電極、第1、第2の表示電極上の荷電粒子（電離気体）を中和させるための負の短パルス電圧 V_{y7} を印加する。ここでは、特に該パルス電圧 V_{y7} に略同期して

アドレス電極に該アドレス電極上の壁電荷を確実に消去するための正のパルス電圧 V_{a8} を印加している。なお、本消去期間において荷電粒子（電離気体）を中和させずに、コントラスト向上のために利用することも可能である。この場合は、上記パルス電圧 V_{y7} による消去放電（細線パルス放電）を、その後の全書込み期間におけるアドレス電極と第1の表示電極とのパルス電圧印加で発生させる初期放電と兼ねさせる必要がある。消去期間におけるパルス電圧 V_{y7} の印加時点と全書込み期間における上記パルス電圧の印加時点との時間間隔を略 $50 \mu s$ 以内とすると、パルス電圧 V_{y7} による消去放電で発生した荷電粒子を中和させずに、該荷電粒子をアドレス電極と第1の表示電極の壁電荷とすることができる。該壁電荷を効率良く形成するためには、上記時間間隔を十分に狭める（略 $10 \mu s$ 以内）ことが有効である。サブフィールド毎の全書込みで初期放電を行わない場合には放電回数が減るため、黒表示の輝度が低下し、暗室コントラストの改善が可能となる。

複数のサブフィールドで全書込みを行う場合にも、最初のサブフィールドでは全書込みを行って初期放電を発生させることが必要なため、該最初のサブフィールドではアドレス電極と第1の表示電極とに、他のサブフィールドの場合よりも高いパルス電圧（絶対値の和が大きくなるパルス電圧）を印加することになる。

【 0 0 1 9 】

図4は、上記図1の駆動波形で駆動されるプラズマディスプレイパネル20を備えた画像表示装置40の構成例図である。

【 0 0 2 0 】

図4において、20は、上記図2及び図3に示す構成を備えるプラズマディスプレイパネル、25はサブフィールド毎に該パネルの全第1の表示電極（Y電極）を走査駆動するスキヤンドライバLSI（IC）列、22は画像信号に対応したタイミングのアドレスパルス電圧を形成し、該アドレスパルス電圧でアドレス電極を駆動してサブフィールド毎にパネルの表示セルをアドレスするアドレスドライバLSI（IC）列、23は第2の表示電極（X電極）を駆動するためのサステインパルスを発生するXサステインパルス発生器、24は第1の表示電極（Y電極）を駆動するためのサステインパルスを発生するYサステインパルス発生

器、26はホトカブラ、21は上記それぞれを含んで成るパネル側装置、31は、上記スキヤンドライバLSI(IC)列25や、アドレスドライバLSI(IC)列22や、Xサステインパルス発生器23や、Yサステインパルス発生器24や、ホトカブラ26を制御するコントロール回路、32はDC/DCコンバータを備えた電源回路、30は、これらコントロール回路31や電源回路32を含んで成る制御回路装置である。上記スキヤンドライバLSI列25はYサステインパルス発生器24に重ねるために、該Yサステインパルス発生器24の基準電圧をスキヤンドライバLSI列25の制御信号でシフトさせるフローティング方式をとり、ホトカブラ26がこの制御信号を分離して伝送し、スキヤンドライバLSI列25に供給するようになっている。また、DC/DCコンバータ32は、駆動波形形成に必要な各種電圧を発生させるようになっている。

【0021】

図5は、表示セルにおける表示放電の原理説明図で、(a)は、第1の表示電極または第2の表示電極に印加されるサステイン電圧(サステインパルス電圧) V_{sus} の波形、及びそれによる放電電流(I)の波形を示し、(b)は、そのときの第1の表示電極(Y電極)、第2の表示電極(X電極)、メタル電極(M電極)及びこれらに囲まれた放電空間(セル)の状態をモデル的に示す。

例えば、第1の表示電極(Y電極)の表面部に負の壁電荷が形成された状態((1))から該第1の表示電極(Y電極)に負のサステイン電圧(サステインパルス電圧) V_{sus} が印加されると、順方向バイアスの壁電圧 V_w と該第1の表示電極(Y電極)とメタル電極との電極構造とから高電界を形成し、放電が該メタル電極の該第1の表示電極(Y電極)寄りの部分と該第1の表示電極(Y電極)との間に発生し((2))、急速に放電空間内で成長しながら該第1の表示電極(Y電極)と第2の表示電極(X電極)との間の放電に進展する((3))。該放電の急速な進展につれ、立上がりの速い放電電流波形が形成される((2)、(3))。次に、急速に、放電により発生した空間電荷(電離気体)が第2の表示電極(X電極)やメタル電極の表面部に壁電荷、壁電圧として形成され、放電空間(セル)に対して逆方向バイアスがかかるようになる。これにより放電は急速に衰退し、立下りの速い放電電流波形を形成する((4))。放電終了後も

サステイン電圧（サステインパルス電圧） V_{sus} が印加されているため、セル内に累積した空間電荷は各電極の表面部に移動して壁電荷、壁電圧を形成し、電界強度の低下が緩和されている。極性が反転した後にX電極のサステイン電圧に対して順バイアス電圧となり、繰り返し放電が維持される（（5））。

上記のように、メタル電極構造と壁電荷による順バイアス電圧とにより高電界を発生させ放電が急速成長し急速衰退する狭パルス放電を実現させて紫外線強度を大幅に増加させ、かつ累積した空間電荷を取り除くことにより電界強度の低下を抑えている。このような狭パルス放電を発生させる駆動により、パネルの高輝度かつ高発光効率化を達成可能にしている。

【0022】

図6は、本発明の第1の実施例の性能実測結果の例である。図1に示したアドレス電圧 $|V_{a2}|$ 、 V_{a3} に対するサステイン電圧 $|V_{sus}|$ の動作マージン特性例を示す。動作マージン幅は、表示（サステイン）期間に用いたパルス電圧 V_{x3} をサステイン電圧 $|V_{sus}|$ に対して適正化することにより大幅に増加できることを示す。

【0023】

図7は、本発明の第2の実施例として、上記図2、図3に示すプラズマディスプレイパネルを、上記第1の実施例と同様、AC駆動する場合の駆動技術の例を示す。駆動波形としては、第1の実施例における図1の場合と同様、1サブフィールド期間内におけるアドレス電極の駆動電圧波形と表示電極の駆動電圧波形を示す。図1の場合と異なるのは、表示期間において第1の表示電極（Y電極）のサステインパルス電圧 V_{y6} 印加時に第2の表示電極（X電極）には正のパルス電圧 V_{x3} を印加しない点である（図1の場合は該パルス電圧 V_{x3} を印加している）。図7において、 V_a は上記アドレス電極に印加する駆動電圧、 V_y は第1の表示電極に印加する駆動電圧、 V_x は第2の表示電極に印加する駆動電圧、 V_M はメタル電極の電圧である。本第2の実施例も、1サブフィールド期間に、全電極に対し壁電荷を形成するための全書き込み期間（（A））と、画像信号に基づき該壁電荷の状態を変え特定の表示セル部を選択する（＝アドレスする）アドレス期間（（B））と、該選択状況（アドレス）に従って表示セル部を発光させ

る表示期間（（C））と、電荷を中和させる消去期間（（D））とを有する。本第2の実施例でも、上記メタル電極のうち少なくとも1枚のメタルシートは接地し、電圧 V_M は0vとする。

【0024】

図8～図9は本発明の第3の実施例の説明図である。

【0025】

図8は、本第3の実施例に用いるプラズマディスプレイパネルの断面構成例である。図8において、65はアドレスを行うためのアドレス電極、68は該アドレス電極65に略直角に交差するように設けられ表示を行うための第1の表示電極（Y電極）、69は、該第1の表示電極68と略同一平面上にかつ略平行に構成され該第1の表示電極68とともに表示を行うための第2の表示電極（X電極）、58は光透過性部材で平板状に形成された平面電極、59a、59bは該平面電極58に重ねて配されかつ該第1の表示電極68に略平行に構成されたバス電極、74は、該第1の表示電極（Y電極）68及び第2の表示電極（X表示電極）69の配された側と、該平面電極58及びバス電極59a、59bの配された側との間に格子状に設けられた隔壁、80は該隔壁74の中間部に設けられた仕切り壁、55a、55b1、55b2はそれぞれ該隔壁74、該仕切り壁80中に設けられたメタル電極、63は背面ガラス基板、54は背面基板、53は前面基板、56は前面ガラス基板、61、66、67、70は誘電体層、71は MgO 、 Y_2O_3 、または RuO_2 などから成る保護層、72は酸化物絶縁被膜、73、62は蛍光体層、52は表示セル部、57、64は下地膜、76は放電路である。上記アドレス電極65、第1の表示電極（Y電極）68、第2の第2の表示電極（X電極）69はそれぞれ、正または負の電圧を印加できるようにしてあり、上記メタル電極55b2はグランド接地され、ゼロ電位にされている。メタル電極55aと、メタル電極55b1、55b2は互いに異なる種類の穴形状をもつ。上記のように、隔壁74の中間部に該隔壁74よりも低い上記仕切り壁80を配することにより、第1の表示電極68から第2の表示電極69に至る逆U字状の放電路76が該隔壁74内に形成される。該放電路76の長さは、該第1の表示電極68と該第2の表示電極69を前面基板53側に平面状に設けたり

、または前面基板53側と背面基板54側とに分け互いに対向させて設けたりしている従来の構成に比べて大幅に長い(2~3倍以上)。

【0026】

図9に、上記図8の構成のプラズマディスプレイパネルをAC駆動する場合の駆動波形の例を示す。駆動波形としては、上記第1の実施例における図1の場合や上記第2の実施例における図7の場合と同様、1サブフィールド期間内におけるアドレス電極の駆動電圧波形と表示電極の駆動電圧波形を示す。図1の場合と異なるのは、表示期間において第2の表示電極(X電極)のサステインパルス電圧 V_{x4} 印加時に第1の表示電極(Y電極)に正のパルス電圧 V_{y8} を略同期して印加するようにした点である(図1の場合は該パルス電圧 V_{x3} だけを印加している)。

図9において、図8に示すX、Y電極構造が対称構造に近い場合、 V_{x4} 、 V_{y6} に加えて、 V_{x3} 、 V_{y8} も等しい電圧値で駆動される。従って、図7の実施例は、駆動条件にも依存するが通常図8の電極構造で用いる場合が多い。図9に示す V_a は上記アドレス電極65に印加する駆動電圧、 V_y は第1の表示電極(Y電極)68に印加する駆動電圧、 V_x は第2の表示電極(X電極)69に印加する駆動電圧、 V_M はメタル電極の電圧である。本第2の実施例も、1サブフィールド期間に、全電極に対し壁電荷を形成するための全書き込み期間((A))と、画像信号に基づき該壁電荷の状態を変え特定の表示セル部を選択する(=アドレスする)アドレス期間((B))と、該選択状況(アドレス)に従って表示セル部を発光させる表示期間((C))と、電荷を中和させる消去期間((D))とを有する。本第3の実施例でも、上記メタル電極のうち少なくとも電極55b2はグランド接地してある。さらに、本第3の実施例では、メタル電極と同様の働きをする上記平面電極58及びバス電極59a、59bをグランド接地する場合もある。

【0027】

上記第3の実施例によれば、距離が長い放電路を形成して表示発光面積を増大できるため、所定内の消費電力の条件下で発光効率や輝度の大幅な向上を図ることができる。その他、上記第1、第2の実施例の場合と同様、発光を伴わないア

ドレス動作により画像のコントラストを改善できる。

なお、上記各実施例説明に用いたプラズマディスプレイパネルでは、隔壁または仕切り壁を構成するメタル電極の複数シートのうち、一部の特定のものをグラウンド接地しているが、他の一部のシート（単数または複数）を接地してもよいし、または複数の全シートを接地するようにしてもよい。さらには、該メタル電極を該複数シート構成とせず単数シートの構成としてもよい。また、各電極の構成も実施例説明に用いた電極構成に限定されない。例えば、上記第3の実施例の説明に用いた図8の構成において、低コストパネルを得るため平面電極58やバス電極59a、59bを除いた構成であってもよい。また、図8のように、これら平面電極58及びバス電極59a、59bを設ける場合であっても、これらをグラウンド接地しない構成としてもよい。また、図1、図7及び図9に示した駆動波形は、あくまでも本発明の説明用であって、本発明は各期間におけるパルス数、パルス電圧値、パルス幅、パルス波形（矩形以外も含む）等についてもこれに限定されない。

【0028】

また、本発明は、例えばコンピュータ用のディスプレイ装置や、平面型のテレビジョンや、広告やその他の情報等の表示用ディスプレイ装置や、説明用のプレゼンテーション装置等、適用可能なもの全てを範囲として含む。

【0029】

【発明の効果】

本発明によれば、発光効率や輝度の向上、アドレス動作やサステイン動作の高速化、電圧の低減、消費電力の低減、表示放電の安定化及びコントラストの向上等を図り得る。

【図面の簡単な説明】

【図1】

本発明の第1の実施例に用いる駆動波形の例を示す図である。

【図2】

本発明の第1の実施例に用いるプラズマディスプレイパネルの構成例図である。

【図 3】

図 2 のプラズマディスプレイパネルの断面図である。

【図 4】

プラズマディスプレイパネルを備えた画像表示装置の構成例図である。

【図 5】

表示放電の原理説明図である。

【図 6】

表示のためのサステイン電圧の動作マージン特性例を示す図である。

【図 7】

本発明の第 2 の実施例に用いる駆動波形の例を示す図である。

【図 8】

第 3 の実施例に用いるプラズマディスプレイパネルの断面構成例である。

【図 9】

本発明の第 3 の実施例に用いる駆動波形の例を示す図である。

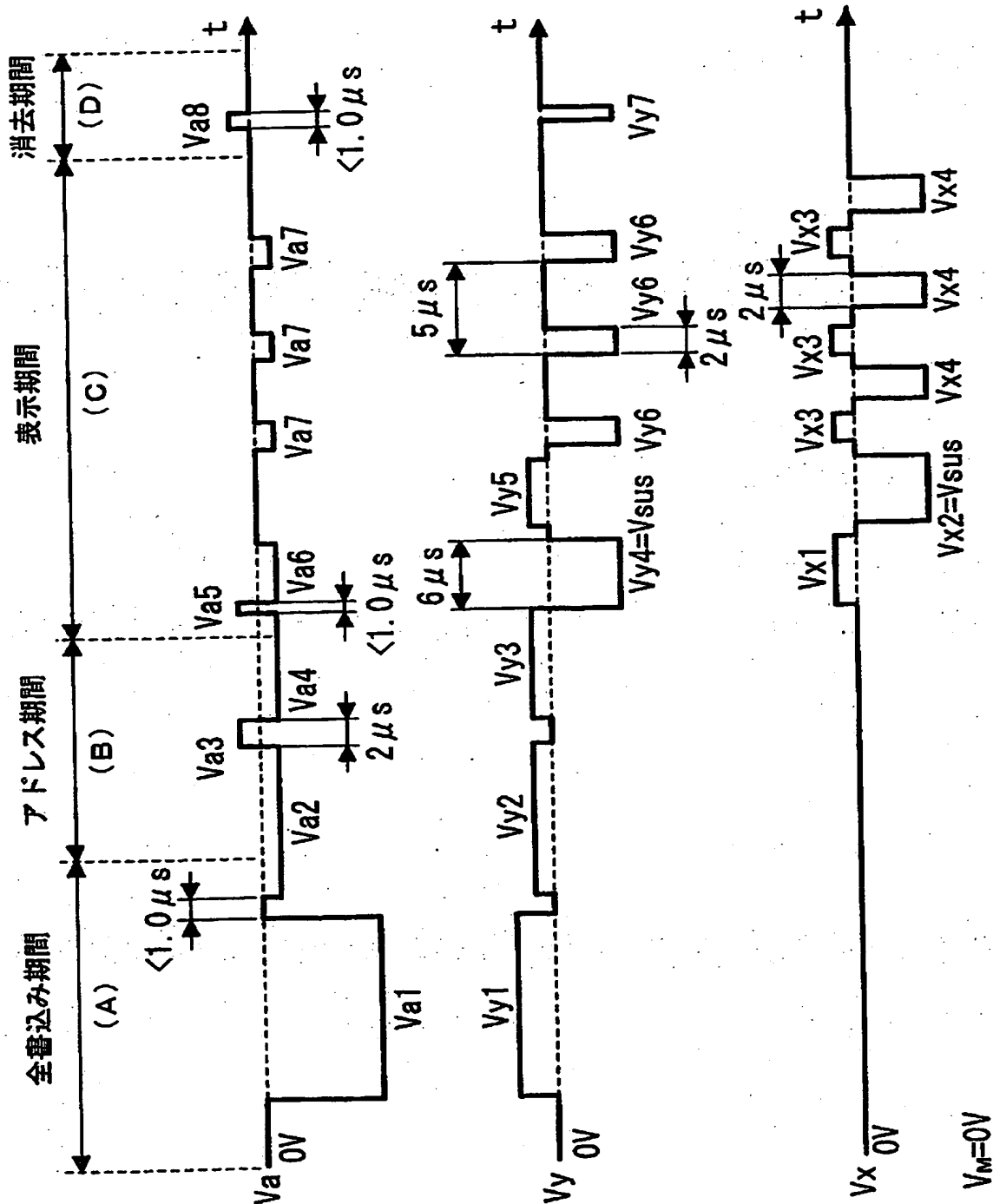
【符号の説明】

1、65…アドレス電極（A 電極）、 2、68…第 1 の表示電極（Y 電極）、
3 a、58…平面電極、 3 b、59 a、59 b…バス電極、 4、55 a、
55 b 1、55 b 2…メタル電極、 5、63…背面ガラス基板、 6、56…
前面ガラス基板、 7、12、71…保護層、 8、9、10、14、61、6
6、67、70…誘電体層、 11、62、73…蛍光体層、 13、52…表
示セル部、 15、74…隔壁、 20…プラズマディスプレイパネル、 22
…アドレスドライバ LSI（IC）列、 23…X サステインパルス発生器、
24…Y サステインパルス発生器、 25…スキャンドライバ LSI（IC）列
、 30…制御回路装置、 31…コントロール回路、 32…電源回路、 4
0…画像表示装置、 69…第 2 の表示電極（X 電極）、 58…平面電極、
59 a、59 b…バス電極、 80…仕切り壁、 69…第 2 の表示電極、 7
6…逆 U 字状の放電路。

【書類名】 図面

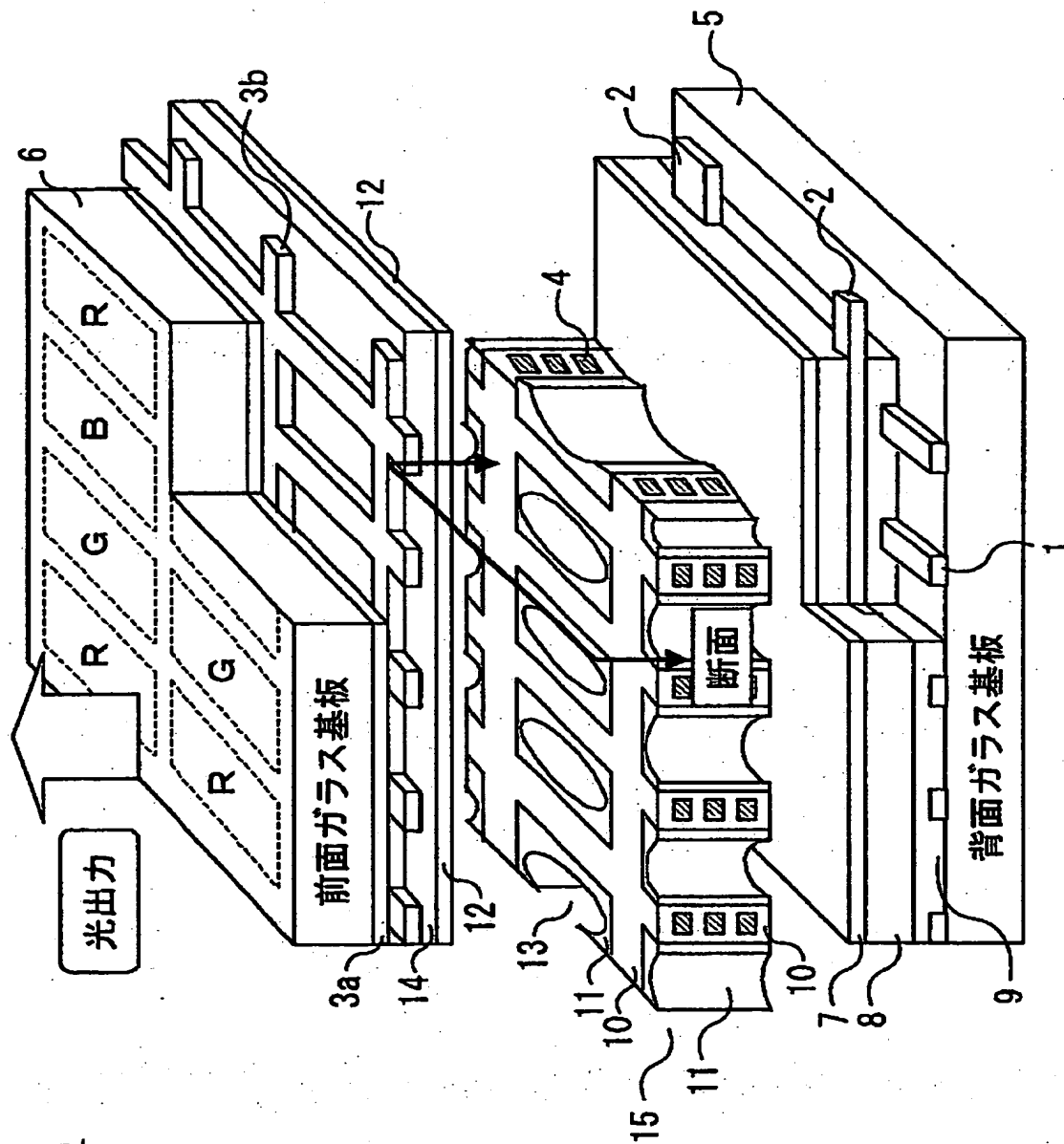
【図 1】

図 1



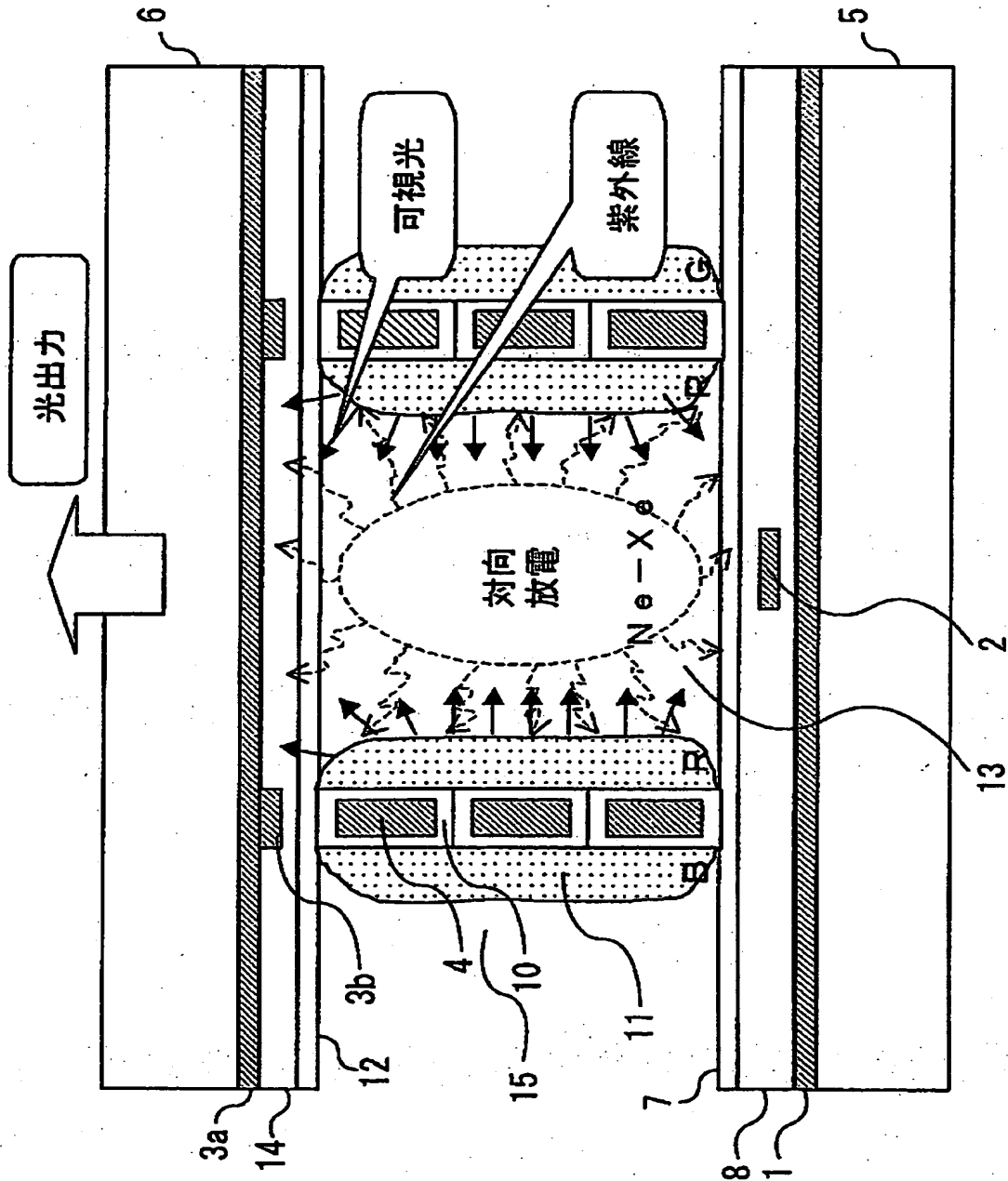
【図2】

図2



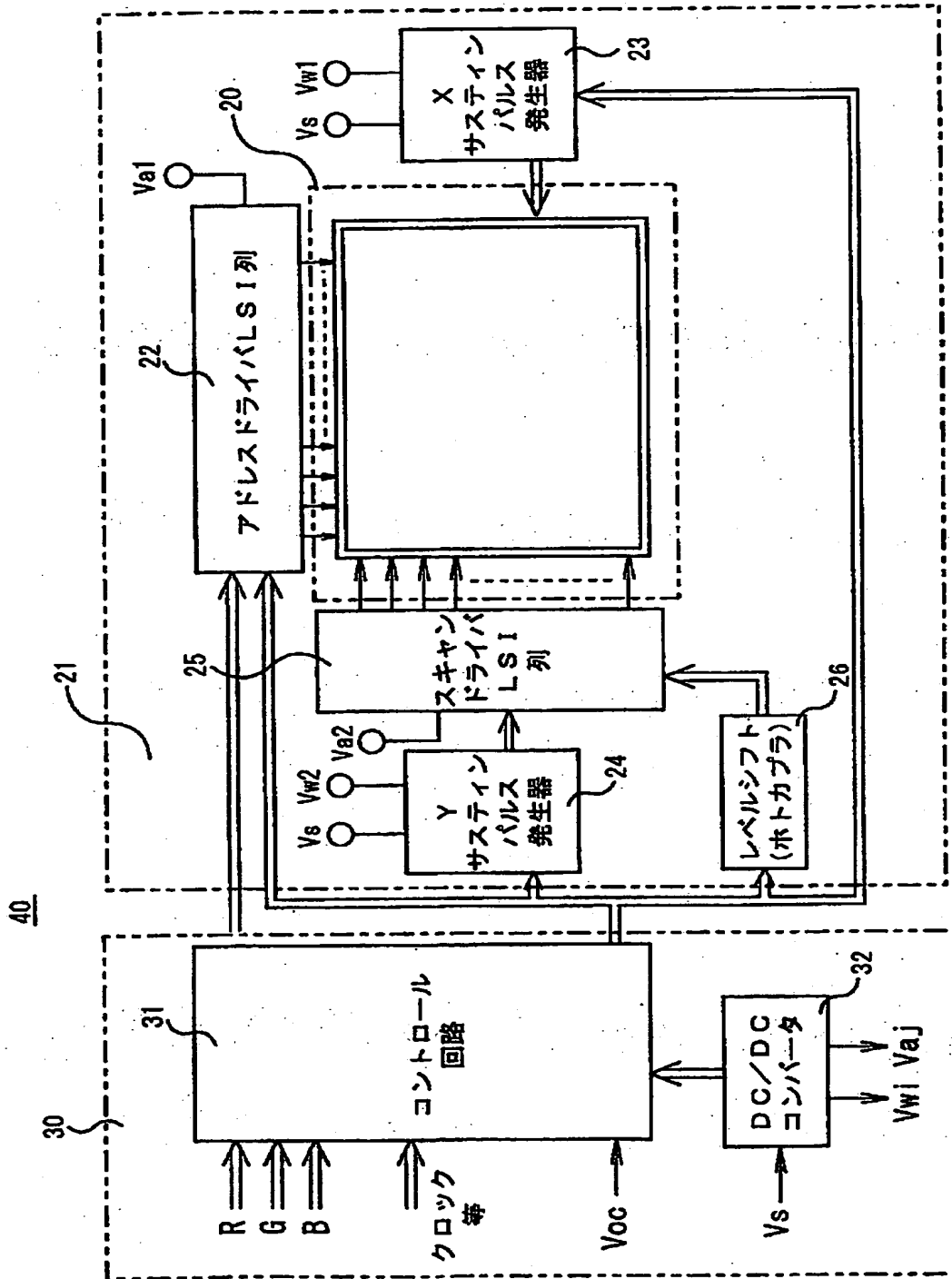
【図3】

図3



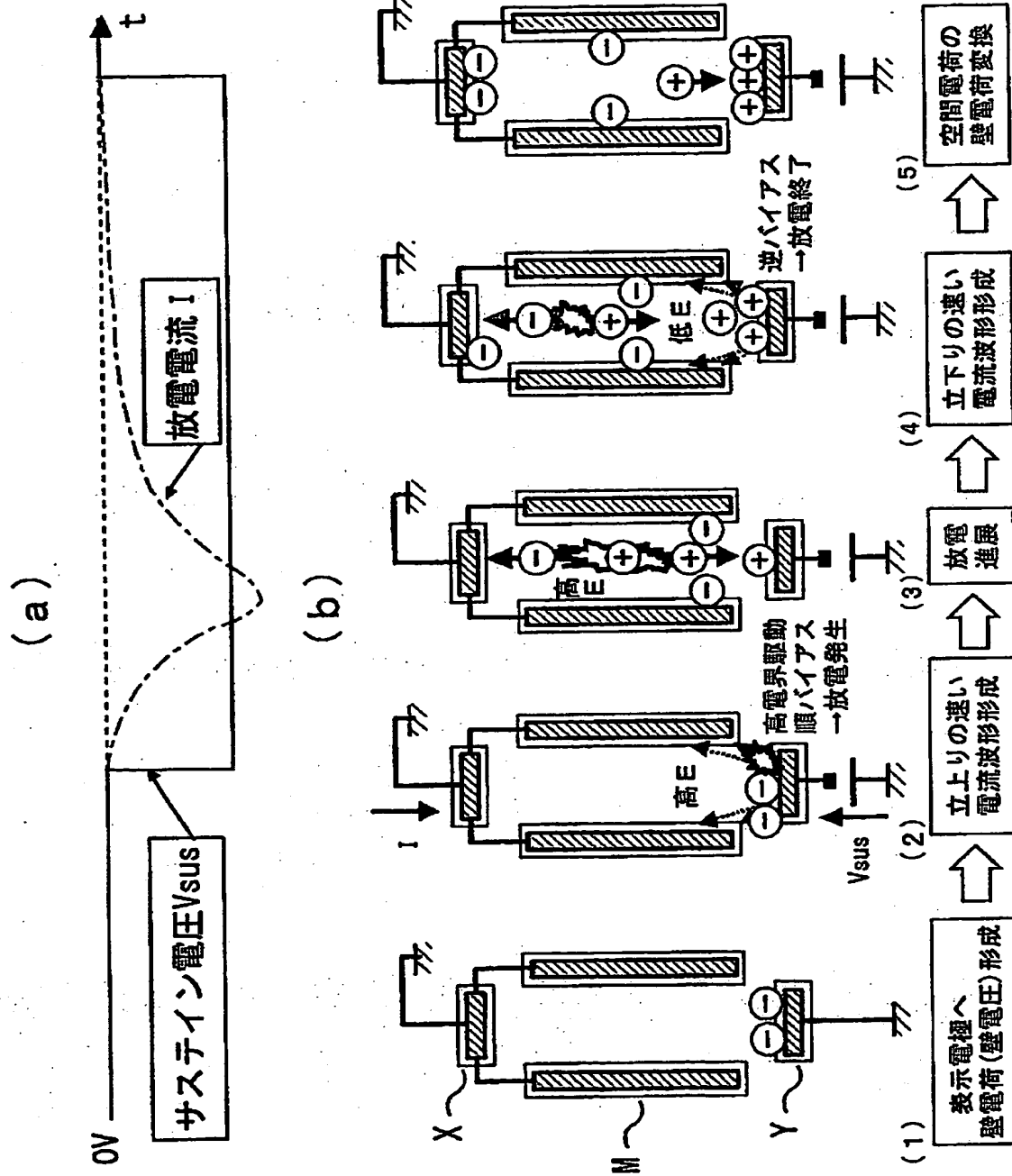
【図4】

図4



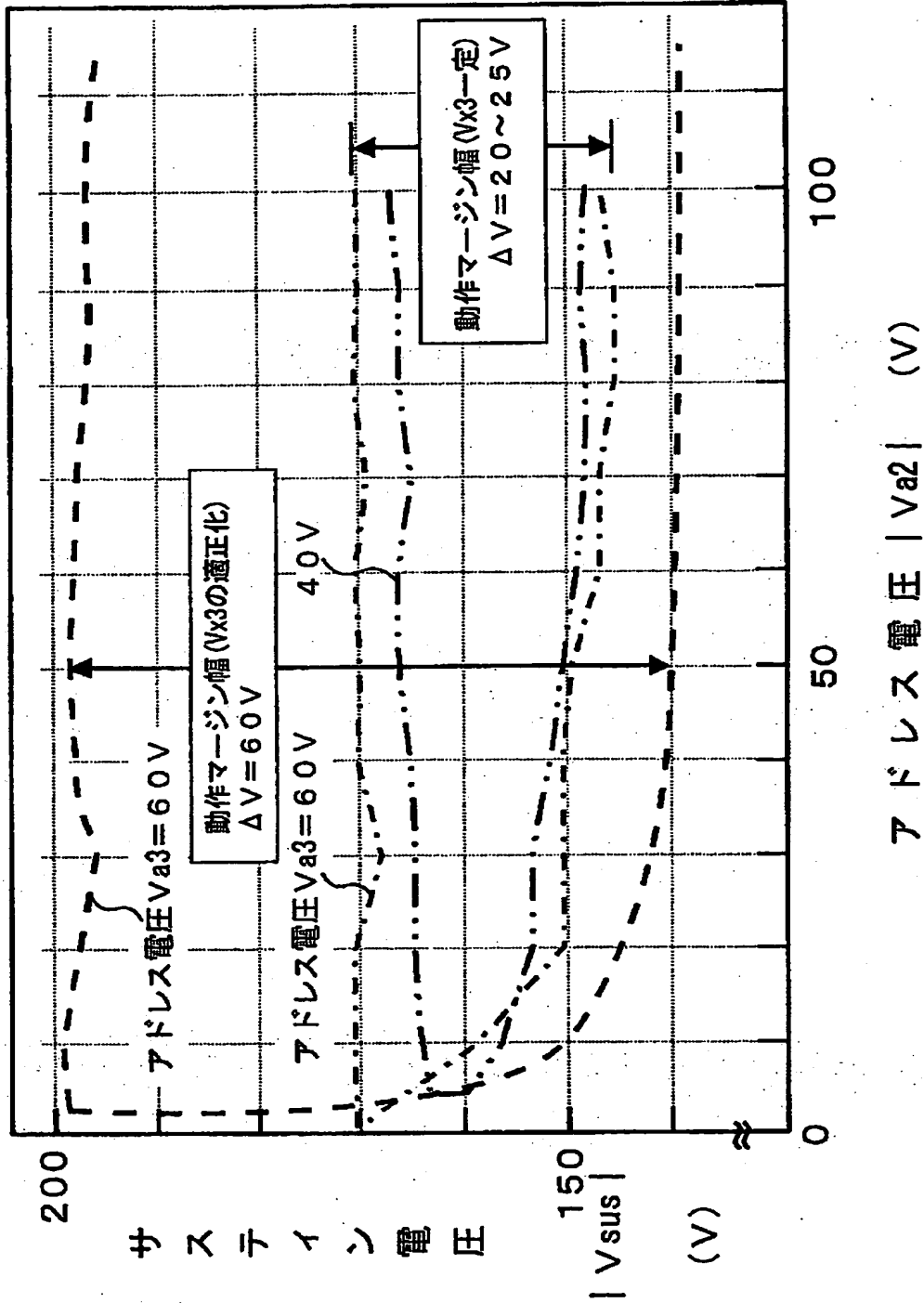
【図5】

図5



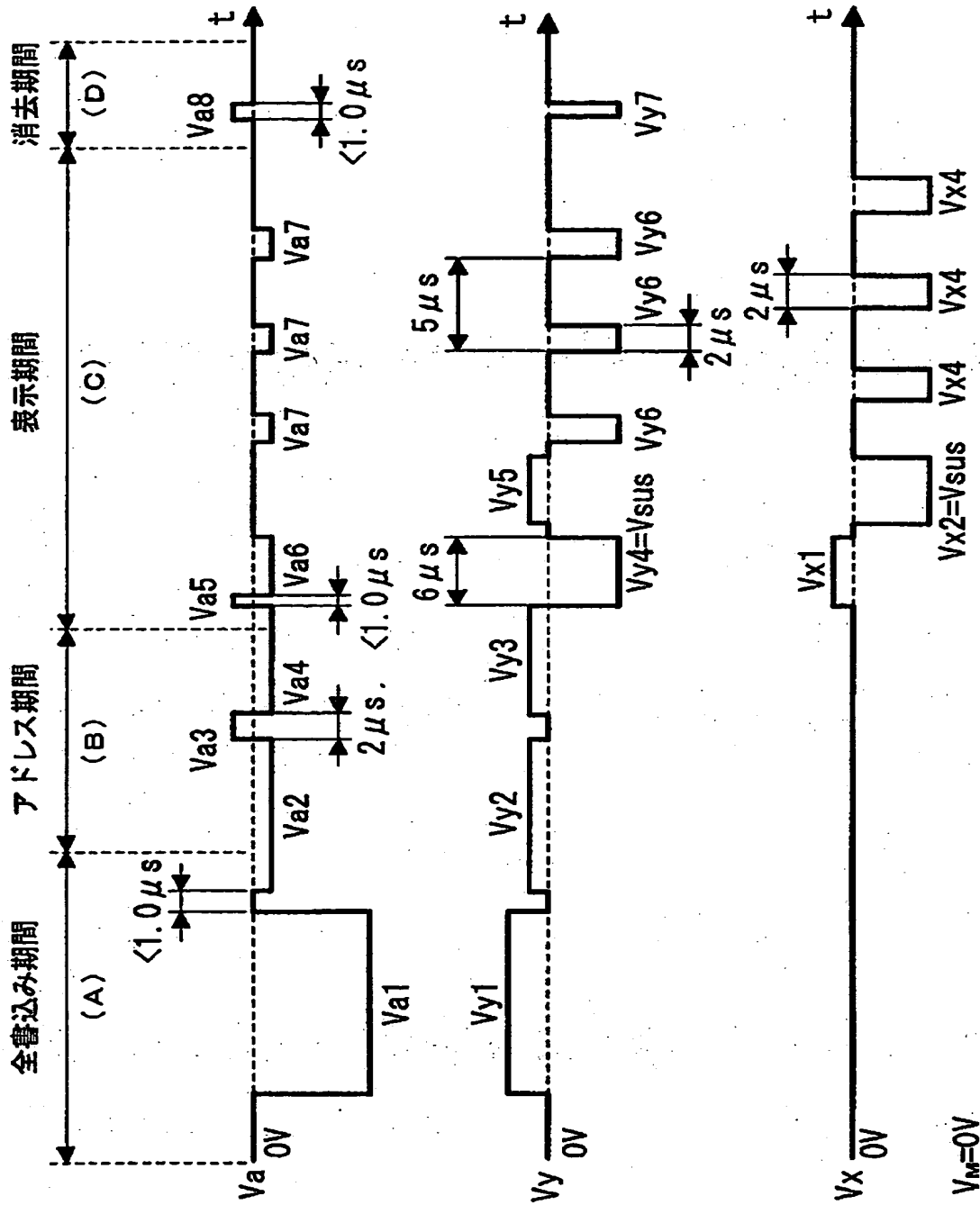
【図6】

図 6



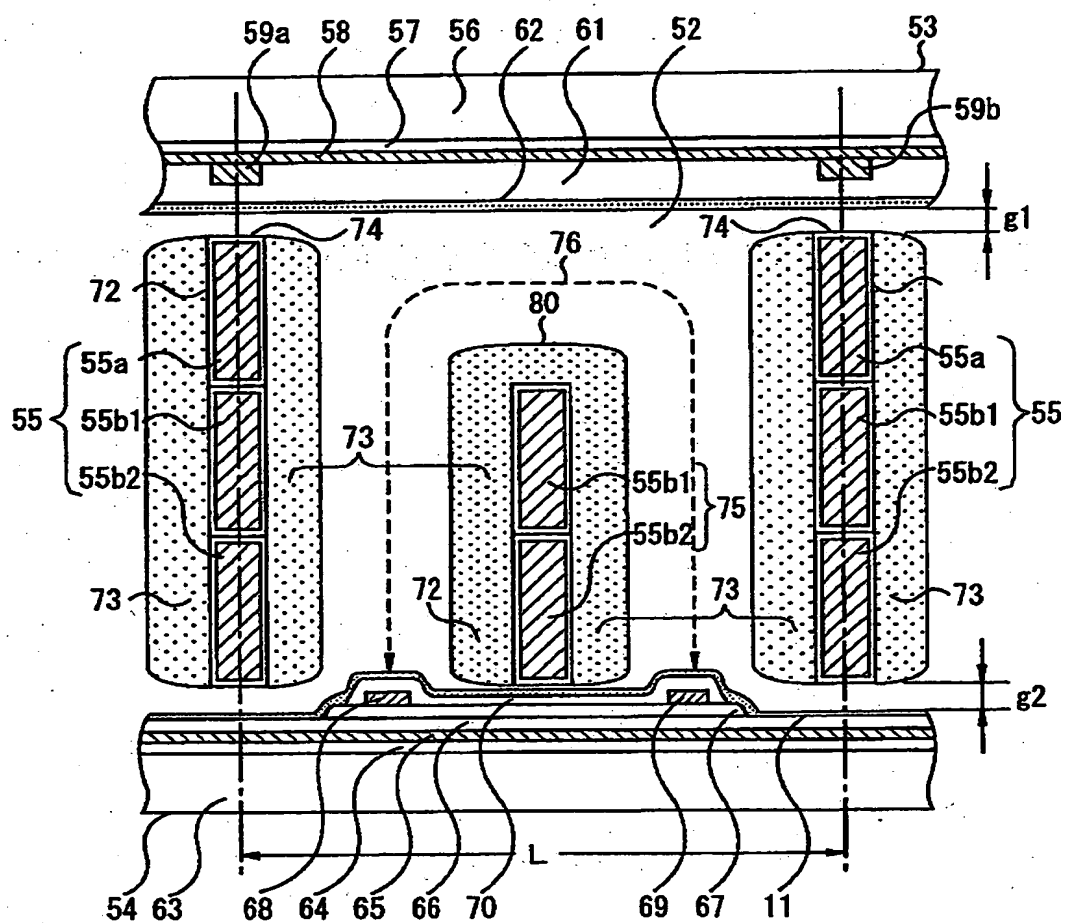
【図 7】

図 7



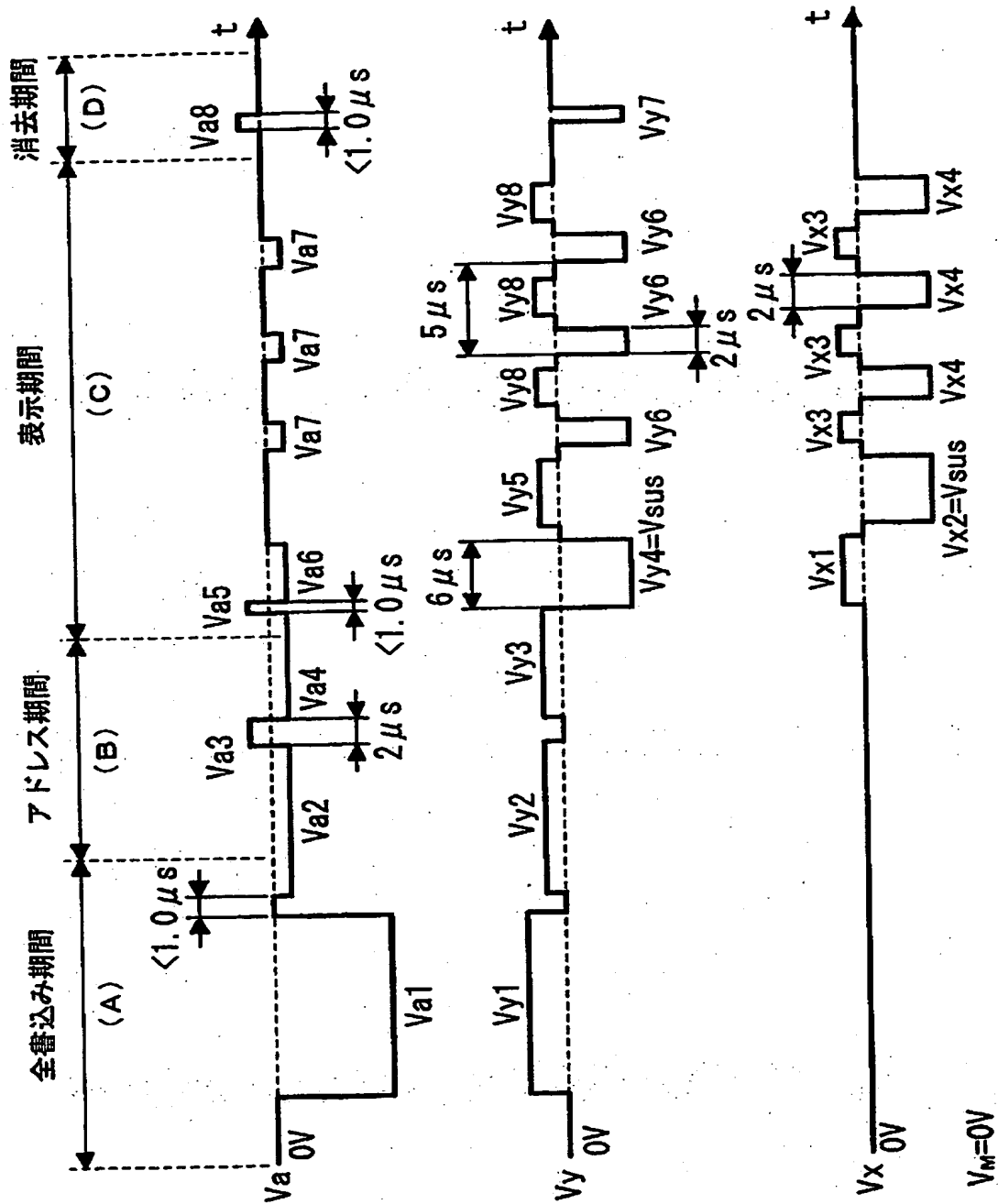
【図 8】

図 8



【図9】

図9



【書類名】 要約書

【要約】

【課題】

発光効率・輝度・コントラストの向上、低電圧・低消費電力化、及び高速アドレス・高速サステインが可能なプラズマディスプレイパネルの駆動技術の提供。

【解決手段】

第1の表示電極に印加されるサステインパルス電圧に略同期させて第2の表示電極に該サステインパルス電圧と逆極性のパルス電圧を印加し、該第1の表示電極と隔壁部のメタル電極との間で初期放電（予備放電）を発生させた後表示放電に移行させ、該第2の表示電極に壁電荷、壁電圧を形成させる。

【選択図】 図1

認定・付加情報

| | |
|---------|---------------|
| 特許出願の番号 | 特願2001-086639 |
| 受付番号 | 50100422920 |
| 書類名 | 特許願 |
| 担当官 | 第一担当上席 0090 |
| 作成日 | 平成13年 3月27日 |

<認定情報・付加情報>

| | |
|-------|-------------|
| 【提出日】 | 平成13年 3月26日 |
|-------|-------------|

出 願 人 履 歴 情 報

識別番号

[000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住 所 東京都千代田区神田駿河台4丁目6番地
氏 名 株式会社日立製作所